

# **CPU INDUSTRIAL EN FORMATO ISA DESARROLLADA SOBRE EL MICROPROCESADOR MC68306 PARA APLICACIONES DE CONTROL Y COMUNICACIONES.**

A.VEGA, C. SÁNCHEZ, J.M. CEREZO, A.M. ESCUELA y J. MONAGAS  
*Departamento de Ingeniería Electrónica y Automática. Escuela Técnica Superior de Ingenieros de Telecomunicación. Instituto Universitario de Microelectrónica Aplicada. Universidad de Las Palmas de Gran Canaria.*

*Se presenta una tarjeta de CPU Industrial en formato ISA desarrollada sobre el microprocesador MC68306, para su empleo en entornos docentes, así como en aplicaciones de control y comunicaciones. El producto es una aportación práctica a la enseñanza de comunicaciones y al uso de sistemas operativos en tiempo real en el ámbito de entornos industriales.*

## **1. Introducción**

El diseño de esta tarjeta de CPU está concebido bajo la premisa de disponer de una plataforma versátil de desarrollo Motorola, capaz de operar de forma autónoma, además de poder direccionar tarjetas periféricas ISA de bajo coste, con objeto de facilitar su introducción en los proyectos docentes de prácticas de distintas asignaturas del área de Tecnología Electrónica. Se ha elegido el microprocesador MC68306 porque, además de disponer de un núcleo completo 68EC000, incorpora los bloques periféricos básicos que nos permiten el diseño de un sistema completo con un número mínimo de componentes externos. Su utilización está pensada para las siguientes aplicaciones:

- Plataforma de desarrollo para aplicaciones en ensamblador y C.
- Desarrollo de prácticas de programación de sistemas operativos sobre Motorola.
- Desarrollo de aplicaciones de control y comunicaciones.
- Desarrollo de sistemas completos sobre bus ISA.
- Etc.

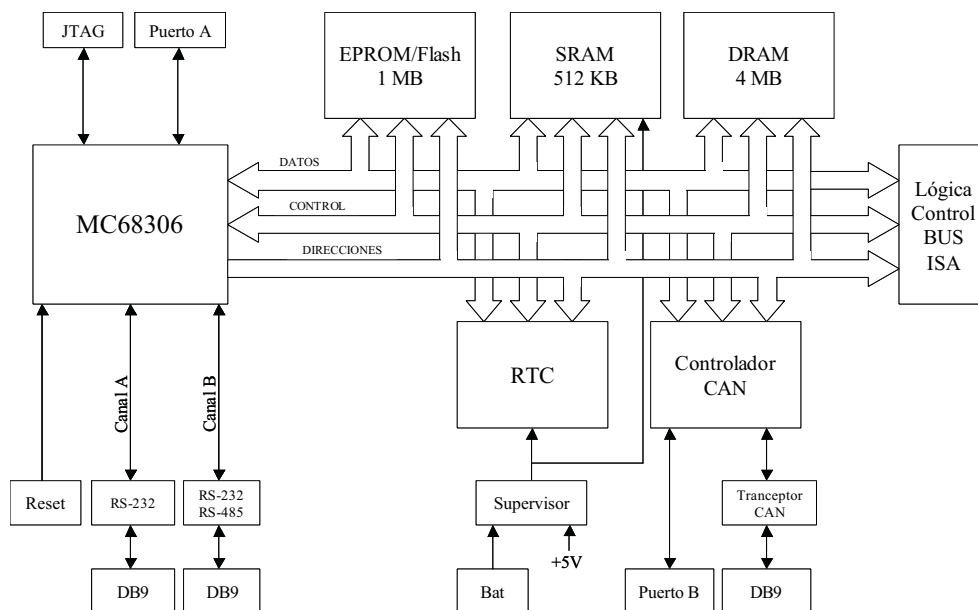
El sistema permite al estudiante de una escuela de ingeniería absorber rápidamente los conocimientos teóricos de diseño, implementación y uso de aplicaciones de control y comunicaciones. También cabe destacar su uso como herramienta de aprendizaje práctico en el campo de utilización de sistemas operativos de tiempo real.

## **2. Descripción de la arquitectura**

El corazón de la tarjeta, tal como se aprecia en la Figura 1, es un microprocesador MC68306 de 32 bits trabajando a 16,67 MHz [1]. El repertorio de instrucciones de este circuito es totalmente compatible con el MC68EC000 [2], lo que permite el fácil acceso a la amplia

oferta de herramientas de desarrollo software para esta clásica familia de microprocesadores de Motorola.

La memoria está dividida en tres grandes bloques. El primer bloque, destinado a albergar el sistema operativo, programa monitor y/o aplicación de usuario, está compuesto por dos dispositivos EPROM (M27C4001) o FLASH (AM29F040B) con capacidad cada uno de ellos de 512 K x 8-bit. El segundo bloque de memoria SRAM formada por dos circuitos KM68000B de 256 K x 8-bit, se alimenta de batería (a través de un circuito supervisor MAX690) lo que permite el mantenimiento de los datos en caso de caída de la alimentación principal del sistema. El último bloque incorpora dos dispositivos DRAM TMS418160A de 1 M x 16 bit, con una capacidad conjunta de 4 Mbytes, lo que permite al usuario disponer de almacenamiento suficiente para correr una amplia variedad de aplicaciones.



**Figura 1: Diagrama de bloques de la arquitectura.**

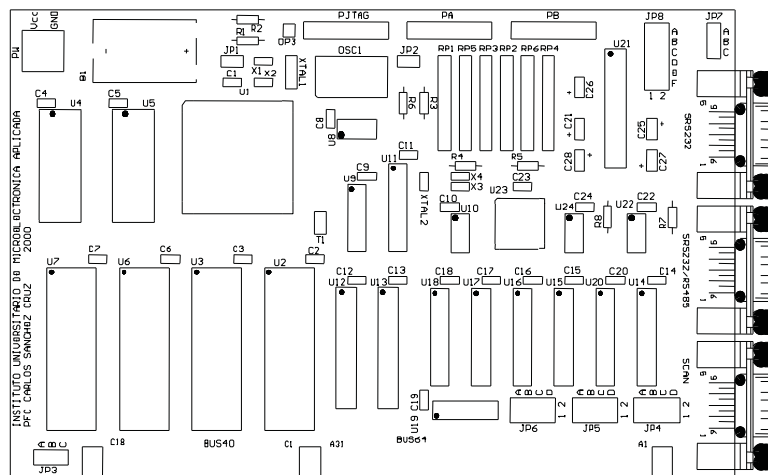
Se incorpora un reloj en tiempo real SMC5242M con objeto de poder realizar aplicaciones de datación, así como de disponer de un timer adicional para gestión de eventos.

El MC68306 incluye una DUART (*Dual Universal Asynchronous/Synchronous Reciver/Transmitter*) compatible con los dispositivos MC68681/MC2681, facilitando, por lo tanto, dos canales de comunicación seriales. Externamente se ha dotado a la tarjeta de los drivers necesarios para que el primero disponga de interfaz compatible RS232 y el segundo RS232/RS485. Estos dos puertos permiten la conexión de un terminal para la interacción del equipo con el usuario, y si se desea, el segundo puerto puede configurarse a RS-485 para la comunicación a través de una red con topología de bus, pudiendo implementar mediante software protocolos de nivel de campo.

Se ha dotado al sistema de un controlador 82527 de Intel [3] con objeto de implementar comunicaciones CAN (*Control Area Network*) [4], lo que permite el desarrollo de distintas aplicaciones de comunicaciones basadas en este estándar de amplia implantación en la industria.

Para facilitar el diagnóstico del sistema, el MC68306 incorpora un módulo que implementa el estándar IEEE 1149.1 JTAG (*Joint Test Action Group*) que mediante cinco señales (TRST, TCK, TMS, TDI y TDO) permite la rápida verificación del correcto funcionamiento de la tarjeta, e incluso la programación del banco de memoria Flash, sin la necesidad de un programa de inicialización en la misma.

Se dispone adicionalmente de dos puertos paralelos de 8 bits de propósito general. El puerto A se encuentra conectado al puerto de E/S del bloque de la DUART del MC68306, mientras que el puerto B se encuentra conectado al puerto de E/S de propósito general del controlador CAN 82517.



**Figura 2: Distribución de componentes sobre el circuito impreso.**

Se ha optado por una formato corto de tarjeta ISA tal como se aprecia en la Figura 2. Se observa cómo los dos conectores para los puertos seriales, así como el conector CAN se encuentran situados a la derecha de la imagen, mientras que en la zona superior del diseño localizamos los puertos A y B de expansión, así como el conector JTAG. En la zona inferior se aprecia la localización de los dos conectores de borde que forman el bus ISA.

### 3. Lógica de Control del Bus ISA

La lógica de control del bus ISA [5] tiene como objetivo permitir el intercambio de información entre el  $\mu P$  y las distintas tarjetas periféricas conectadas al mismo. Tales tarjetas pueden ser desde canales serie, E/S analógica y digitales, tarjetas de adquisición de datos e incluso controladores de disco duro. La conexión de tarjetas adicionales se realizará mediante la utilización de un chasis compacto que incorpore un *back-plane* ISA con el número de *slots* que se requiera.

La tarjeta funciona como maestro del bus ISA. En esta primera versión no se han incorporado todas las prestaciones del bus. En particular se soportan las siguientes prestaciones:

- Bus de direcciones de 20 líneas
- Bus de datos de 16 bits
- 11 interrupciones de las cuales 5 simultáneamente
- Rango de direccionamiento de memoria de 1MB

- Rango de direccionamiento de Entrada/Salida de 1MB superando los 64KB
- Longitud del ciclo de bus programable
- Señales de control en lógica programable (GAL20VAS25)

La lógica de control del bus ISA se ha implementado sobre dos dispositivos GAL20V8AS25 con objeto de que el alumno sea capaz de comprobar y programar estos dispositivos sin necesidad de programadores especiales.

#### 4. Conclusiones

En el momento de realizar esta comunicación se han montado en el Laboratorio de Integración de Equipos del Departamento de Ingeniería Electrónica y Automática (DIEA) de la ULPGC, distintas versiones de la arquitectura propuesta, con objeto de verificar el comportamiento del microprocesador y poner punto las rutinas de bajo nivel de configuración de bloque periféricos.

Los distintos circuitos impresos a doble cara utilizados han sido fabricados en el Servicio de Fabricación de Prototipos del Instituto Universitario de Microelectrónica Aplicada (IUMA) de la ULPGC y han servido de test para la puesta en marcha y validación del banco de metalizado MiniContac y de la máquina fresadora LPKF 95S utilizada en su fabricación.

Se dispone de un programa monitor en fase de desarrollo y se han realizados distintas pruebas de incorporación del sistema operativo OS-9. Para el comienzo del próximo curso académico se espera disponer en los laboratorios de la versión final fabricada en circuito impreso multicapa con todas sus prestaciones operativas.

El trabajo aquí presentado, pretende servir de herramienta de aprendizaje en un amplio abanico de líneas, entre las que podemos mencionar:

- Aprendizaje en arquitectura de CPU industriales.
- Creación de rutinas de servicio y comprensión de las mismas.
- Conocimiento práctico de las comunicaciones basadas en bus CAN.
- Creación de protocolos para redes de ámbito industrial.
- Conocimiento del funcionamiento de sistemas de control.
- Implementación y manejo de sistemas operativos de tiempo real.
- Etc.

#### Referencias

- [1] Varios. *MC68306 Integrated EC000 Processor User's Manual*. Motorola Inc. (1993).
- [2] Varios. *Motorola M68000 Family Programmer's Reference Manual*. Motorola Inc. (1992).
- [3] INTEL. *82517 Serial Communications Controller: Architectural Overview*. Intel Corporation, January (1996).
- [4] Robert Bosch GmbH. *CAN: specification, ver 2.0*. Stuttgart (1991).
- [5] Shanley Tom, Anderson Don, *ISA System Architecture*. 3º edición, Addison-Wesley (1995).