

EL PROCESADOR DIDÁCTICO MICROPROGRAMABLE ILA9200

Eduard Lecha, Manel Moré, Fernando Rincón, Xavier Formatjé, Lluís Terés,
Tere Osés y Jordi Aguiló

Universitat Autònoma de Barcelona - Centre Nacional de Microelectrònica
(CSIC)

Campus UAB, 08193 Bellaterra (Barcelona), España

Tel. +34 3 580.26.25

Fax. +34 3 580.14.96

E-mail: lluis@cnm.es

RESUMEN

En este artículo presentamos el procesador didáctico microprogramable ILA9200. Con el calificativo de didáctico se quiere hacer referencia tanto a la flexibilidad del procesador para emular otras máquinas sencillas, como a su capacidad para permitir la observación/modificación de su estado interno. El procesador fue descrito, simulado y diseñado utilizando HDLS (VHDL y Verilog), pasando posteriormente a su realización física en forma de ASICs + PCBs, estableciendo a su vez una metodología top-down. Asimismo hemos desarrollado el software para la explotación del sistema desde un ordenador personal.

1. MOTIVACIONES/OBJETIVOS

Esta comunicación presenta un proyecto cuyo objetivo es facilitar la educación en las áreas de arquitectura y tecnología de ordenadores. El trabajo surgió como consecuencia de nuestras tareas docentes, las cuales se extienden desde la arquitectura de ordenadores (UAB) hasta el diseño de circuitos integrados (CNM), y sus motivaciones pueden ser resumidas en los siguientes puntos:

- Necesidad de material didáctico para enseñar el funcionamiento detallado del hardware real, pudiendo acceder de una manera práctica a los recursos internos del mismo.
- Ejemplificar los nuevos métodos de diseño de sistemas digitales basados en el uso de lenguajes de descripción del hardware (HDLs) y en la aplicación de éstos en procesos de diseño top-down.

- Deseo de que los estudiantes no se limiten a comprender el funcionamiento de máquinas teóricas (“de papel”) sino que puedan experimentar sobre un sistema físicamente implementado.
- Buscábamos un proyecto lo más completo posible, es decir, que abordase desde la concepción de un sistema (PCB) en el que se incluyen varios circuitos integrados de aplicación específica (ASICs) hasta el diseño de cada uno de los ASICs.

2. DESCRIPCIÓN DEL SISTEMA

El sistema desarrollado es un procesador microprogramable capaz de emular las máquinas sencillas que se suelen dar como ejemplo en los cursos de arquitectura de procesadores. El procesador se encuentra en una placa de circuito impreso que se conecta a un ordenador personal (compatible IBM-PC) desde el cual se puede monitorizar su funcionamiento. Desde el ordenador es posible:

- Observar y/o modificar el contenido de los recursos hardware (registros del secuenciador de microinstrucciones, registros y flags de la unidad operativa) del procesador durante la ejecución de un microprograma.
- Escribir microprogramas en un lenguaje fuente, compilarlos con un microensamblador y cargarlos en la memoria de control del procesador.
- Depurar interactivamente los microprogramas desarrollados, pudiéndolos ejecutar paso a paso y pudiéndose especificar puntos de ruptura.

El procesador está particionado en 3 unidades funcionales cada una de las cuales ha sido implementada en un ASIC (figura 1):

- Unidad de control: contiene el secuenciador de microinstrucciones, una memoria de microprogramas de 256 palabras de 48 bits y un registro de instrucción de 16 bits. El registro de instrucción permite una decodificación rápida de las instrucciones de lenguaje máquina, especificar 2 operandos para la instrucción y definir diferentes modos de direccionamiento para cada uno de ellos. Este formato de instrucción es opcional y se pueden implementar otros formatos decodificando las intrucciones mediante el microprograma.
- Unidad operativa : contiene 14 registros de 16 bits distribuidos en 2 bancos, dos ALUs con sus respectivos registros de flags y registros dedicados para el acceso a la memoria RAM de programas y datos. Los dos bancos de registros pueden operar de manera independiente y paralela, cada cual con una ALU, o pueden quedar unidos y interactuar. Para ello se ha implementado una estructura con buses segmentados. La disposición de estos registros es lo más regular posible ya que así se facilita el acceso para tareas de monitorización y depurado de microprogramas.
- Unidad de comunicaciones. Se encarga de realizar la comunicación con el PC. Contiene 6 registros mapeados en el espacio de memoria del PC mediante los cuales el usuario (software del PC) especifica las órdenes de monitorización del estado de los recursos en

las otras 2 unidades. La monitorización es posible después de la ejecución de cada microinstrucción.

3. MÉTODO DE DESARROLLO

Además de la utilización del sistema como producto acabado en apartados de la enseñanza de arquitectura de ordenadores, pretendemos que el desarrollo del mismo sea un ejemplo de aplicación de las nuevas tecnologías para el diseño de sistemas electrónicos digitales. Para ello utilizamos HDLs (VHDL y Verilog) para describir el sistema completo a diferentes niveles de abstracción:

- En el nivel de abstracción más alto, el sistema se describe como un algoritmo, expresando su funcionalidad sin especificar ningún tipo de particionado interno. Sólo el interfase con el ordenador se encuentra definido de una manera precisa [1],[2].
- En un segundo refinamiento del diseño se describe el sistema particionado en sus 3 unidades, modelándose las interacciones entre ellas. A partir de aquí se obtienen las especificaciones para el diseño de cada uno de los ASICs.
- A partir de las especificaciones se diseñan los 3 ASICs siguiendo una metodología clásica [2], [3].

4. EL SOFTWARE DE EXPLOTACIÓN DEL SISTEMA

La implementación del entorno software para el ILA9200 ha sido estructurada en tres capas adyacentes, de manera que cada una se sirve de la anterior para proporcionar a la siguiente un interface de más alto nivel con el procesador. Las tres capas a las que nos referimos son las siguientes [4]:

- Las primitivas del sistema : Es el nivel más cercano al hardware, y por tanto el que realmente interacciona con él. Se dispone de primitivas que manejan el acceso a los 6 registros de la placa visibles desde el PC, además de las que gestionan el sistema de interrupciones.
- La biblioteca básica : Utiliza las primitivas de la capa anterior para proporcionar un conjunto de funciones que permiten el control de cualquier recurso del procesador, y que manejan el protocolo de comunicación de forma transparente.
- Las capa de aplicaciones : En esta capa pueden colocarse las aplicaciones de explotación del procesador, que utilizan las funciones de la librería, y que proporcionan un interfase de alto nivel con el usuario. Corresponden por tanto a este nivel el software de test y el entorno interactivo.

5. EL SOFTWARE DE TEST

La finalidad del software de test es la de verificar el correcto funcionamiento de cada una de las unidades que componen el procesador, así como de la placa de circuito impreso, tanto en el modo de control como en el de ejecución. El diagnóstico que proporcionan estos programas es

lo suficientemente preciso como para conocer la causa de los errores en caso de que los haya.

6. EL ENTORNO INTERACTIVO

El entorno interactivo es la pieza clave del software de explotación. Se ha desarrollado con una doble finalidad :

- En primer lugar pretende ser un ejemplo de como utilizar la biblioteca de funciones desarrolladas en la segunda capa, para aquellos que quieran desarrollar sus propias aplicaciones [4].
- En segundo lugar ha de permitir aprovechar todas las posibilidades que ofrece el procesador, no sólo respecto al control de sus recursos, sino también en cuanto a la depuración tanto de programas como de microprogramas [5].

Para facilitar su manejo y su aprendizaje, el entorno se ha construido sobre un sistema de ventanas (figura 2), de manera que cada recurso tiene una asociada sobre la que muestra su estado, y desde la que puede ser modificado. La interacción con el usuario se realiza mediante un conjunto de comandos, que pueden ser especificados de 3 formas diferentes : tecleándolos desde la línea de comandos del entorno, mediante el uso del ratón, o a través de ficheros de comandos.

Otra característica es que no ha sido pensado como una herramienta cerrada, sino que la intención es que sirva como punto de partida para las ampliaciones que los usuarios deseen realizar. Es posible no sólo modificar los ficheros de mensajes, o ampliar las ayudas, sino que incluso es relativamente sencillo incluir nuevos comandos al entorno o modificar la funcionalidad de los que se proporcionan.

7. EL MICROENSAMBLADOR

El microensamblador no puede incluirse en ninguna de las capas que anteriormente hemos mencionado, puesto que su relación con el procesador es indirecta, aunque gran parte de la potencia del entorno depende directamente de él.

Básicamente la labor del microensamblador es traducir un conjunto de mnemónicos predefinidos en microinstrucciones de un microprograma, con las facilidades que este tipo de software proporciona (etiquetas, directivas de listado, comentarios, ...). Sin embargo permite también especificar otro tipo de información dirigida al entorno para que éste no se limite a tratar los programas y microprogramas como meras secuencias de valores sin mayor significado. Por ejemplo es posible indicar qué registro es el utilizado por el microprograma como contador de programa. Sin esta información el entorno no sería capaz de realizar un seguimiento de la ejecución de cada instrucción del programa durante la depuración.

8. RESULTADOS Y APLICACIONES

Como resultado de este trabajo disponemos de un kit para la enseñanza en Ingeniería Informática y/o Electrónica compuesto de:

- El procesador ya implementado en una PCB, conectado a un ordenador IBM-PC.
- Un software de explotación que permite interactuar con el procesador.
- Un microensamblador que facilita la codificación de microprogramas:
- Manual de usuario y referencia para aquellos que sólo desean utilizar el procesador como una herramienta de ayuda para la enseñanza de microprogramación y temas relacionados con la arquitectura de ordenadores (implementación de conjuntos de instrucciones, desarrollo de compiladores para éstos, etc).
- Documentación donde se explican los métodos de diseño adoptados, con todos los detalles que no es posible obtener de procesadores comerciales que no son orientados a la docencia. Este documento incluye todas las etapas de desarrollo y test del sistema, desde la concepción y simulación con HDLs hasta la implementación de los ASICs. Orientado a las asignaturas de diseño de CIs.
- Documentación donde describe con detalle cada una de las tres capas del software, de forma que el usuario pueda desarrollar las aplicaciones que desee, aprovechando las funciones o librerías software que le ofrece cada una de estas capas. También incluye la información necesaria para adaptar el entorno de explotación interactivo a las necesidades concretas del usuario, pudiendo definir nuevos comandos, o modificando los ya existentes.

9. BIBLIOGRAFIA

- [1] Manel Moré de Castro. "Processadors didàctics: concepció d'alt nivell amb Verilog i VHDL". Trabajo experimental del Master en Arquitectura de Ordenadores de la UAB. 1993.
- [2] F.Rincón, E.Lecha, M.Moré, L.Terés. "Concepción y diseño top-down del procesador didáctico ILA9200". UAB 1994
- [3] Eduard Lecha Rosquilla. "Processadors didàctics: disseny físic, realització i test del sistema". Trabajo experimental del Master en Arquitectura de Ordenadores de la UAB.1993
- [4] F.Rincón, E.Lecha, M.Moré, L.Terés. "Desarrollo de un entorno de explotación interactivo para el procesador didáctico ILA9200". UAB 1994
- [5] F.Rincón, E.Lecha, M.Moré, L.Terés. "ILA 9200: Manual de usuario y referencia". UAB 1994

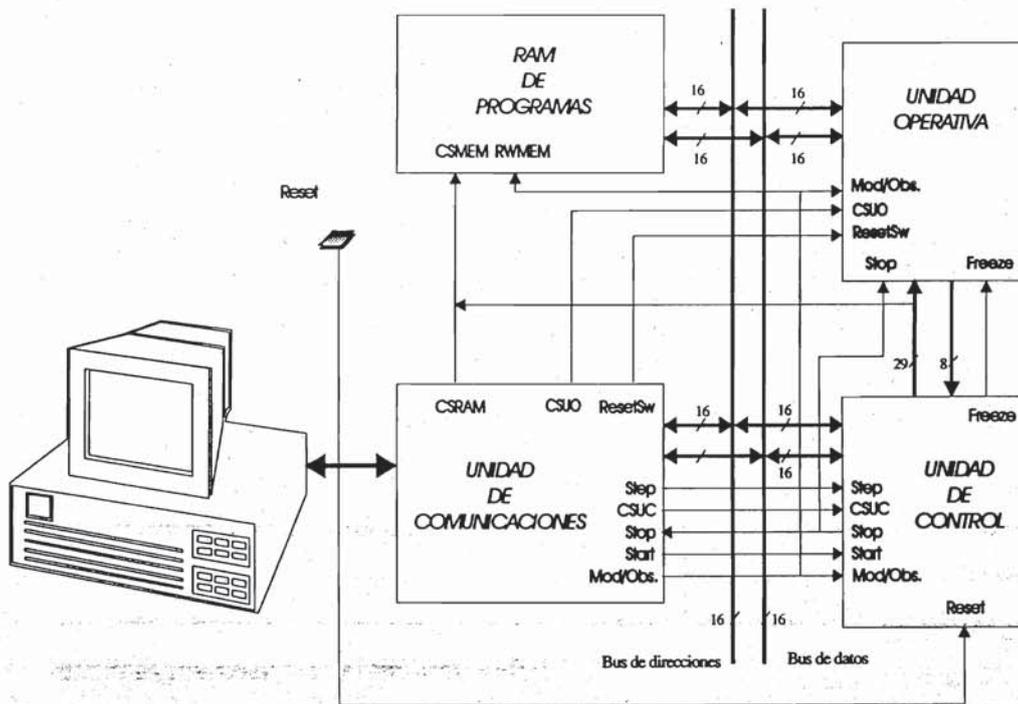


Figura 1.- Esquema general del sistema ILA9200.

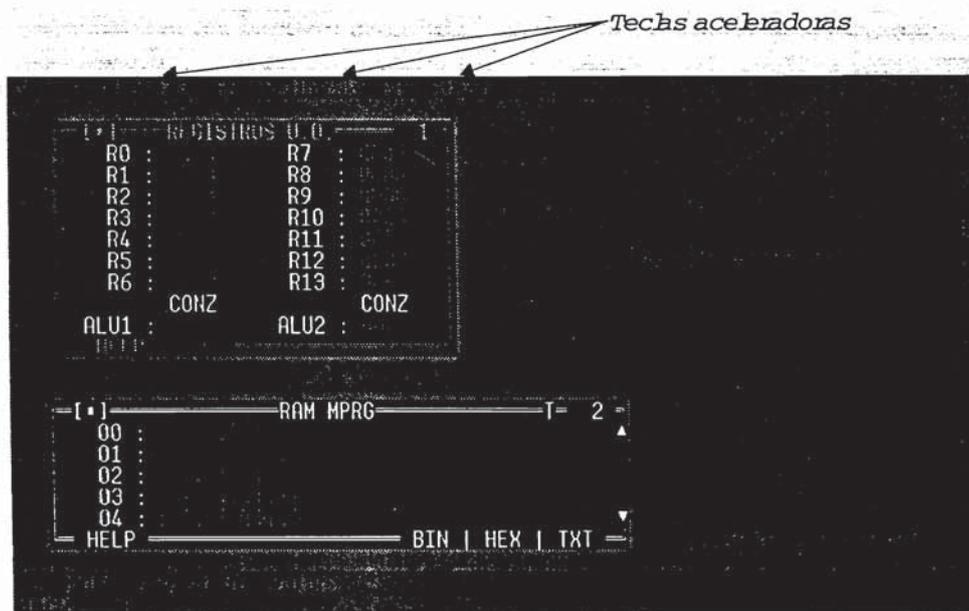


Figura 2. Pantalla de trabajo del entorno interactivo.